



Ελληνική Δημοκρατία
Τεχνολογικό Εκπαιδευτικό
Ίδρυμα Ηπείρου

Αρχιτεκτονική υπολογιστών

Ενότητα 5 : Η Εσωτερική Μνήμη

Φώτης Βαρζιώτης



Ευρωπαϊκή Ένωση
Ευρωπαϊκό Κοινωνικό Ταμείο



ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ & ΘΡΗΣΚΕΥΜΑΤΩΝ, ΠΟΛΙΤΙΣΜΟΥ & ΑΘΛΗΤΙΣΜΟΥ
ΕΙΔΙΚΗ ΥΠΗΡΕΣΙΑ ΔΙΑΧΕΙΡΙΣΗΣ

Με τη συγχρηματοδότηση της Ελλάδας και της Ευρωπαϊκής Ένωσης



Τμήμα Μηχανικών Πληροφορικής Τ.Ε

Αρχιτεκτονική υπολογιστών

Ενότητα 5 : Η Εσωτερική Μνήμη

Φώτης Βαρζιώτης

Καθηγητής Εφαρμογών

Άρτα, 2015





Άδειες Χρήσης

- Το παρόν εκπαιδευτικό υλικό υπόκειται σε άδειες χρήσης Creative Commons.
- Για εκπαιδευτικό υλικό, όπως εικόνες, που υπόκειται σε άλλου τύπου άδειας χρήσης, η άδεια χρήσης αναφέρεται ρητώς.





Χρηματοδότηση

- Το έργο υλοποιείται στο πλαίσιο του Επιχειρησιακού Προγράμματος «**Εκπαίδευση και Δια Βίου Μάθηση**» και συγχρηματοδοτείται από την Ευρωπαϊκή Ένωση (Ευρωπαϊκό Κοινωνικό Ταμείο) και από εθνικούς πόρους.
- Το έργο «**Ανοικτά Ακαδημαϊκά Μαθήματα στο ΤΕΙ Ηπείρου**» έχει χρηματοδοτήσει μόνο τη αναδιαμόρφωση του εκπαιδευτικού υλικού.
- Το παρόν εκπαιδευτικό υλικό έχει αναπτυχθεί στα πλαίσια του εκπαιδευτικού έργου του διδάσκοντα.



Ευρωπαϊκή Ένωση
Ευρωπαϊκό Κοινωνικό Ταμείο



ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ & ΘΡΗΣΚΕΥΜΑΤΩΝ, ΠΟΛΙΤΙΣΜΟΥ & ΑΘΛΗΤΙΣΜΟΥ
ΕΙΔΙΚΗ ΥΠΗΡΕΣΙΑ ΔΙΑΧΕΙΡΙΣΗΣ

Με τη συγχρηματοδότηση της Ελλάδας και της Ευρωπαϊκής Ένωσης





Οι τύποι μνήμης με ημιαγωγούς

Memory Type	Category	Erasure	Write Mechanism	Volatility
Random-access memory (RAM)	Read-write memory	Electrically, byte-level	Electrically	Volatile
Read-only memory (ROM)	Read-only memory	Not possible	Masks	Nonvolatile
Programmable ROM (PROM)			Electrically	
Erasable PROM (EPROM)	Read-mostly memory	UV light, chip-level	Electrically	
Electrically Erasable PROM (EEPROM)		Electrically, byte-level		
Flash memory		Electrically, block-level		

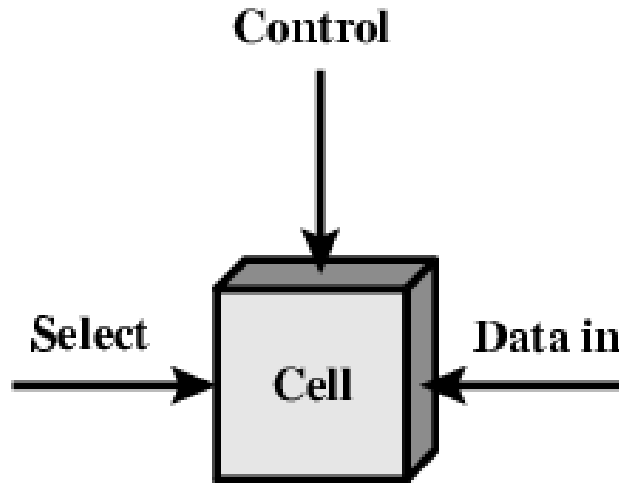


Η κύρια μνήμη με ημιαγωγούς

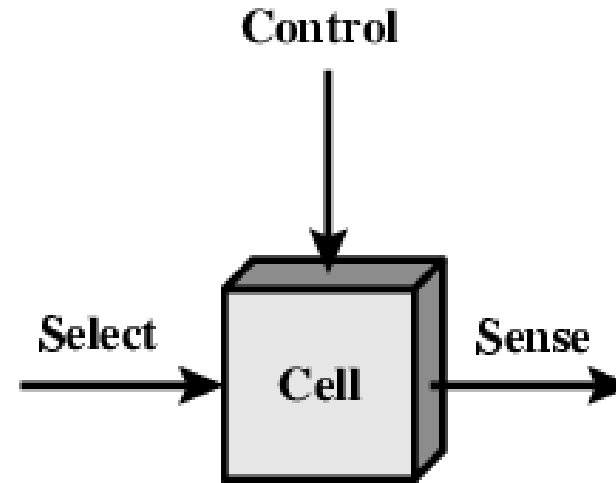
- RAM
 - Κατάχρηση του όρου, όλες είναι τυχαίας προσπέλασης
 - Read/Write
 - Πτητική
 - Προσωρινή Αποθήκευση
 - Στατική ή Δυναμική



Η λειτουργία των κυττάρων μνήμης



(a) Write



(b) Read



Dynamic RAM_{1/2}

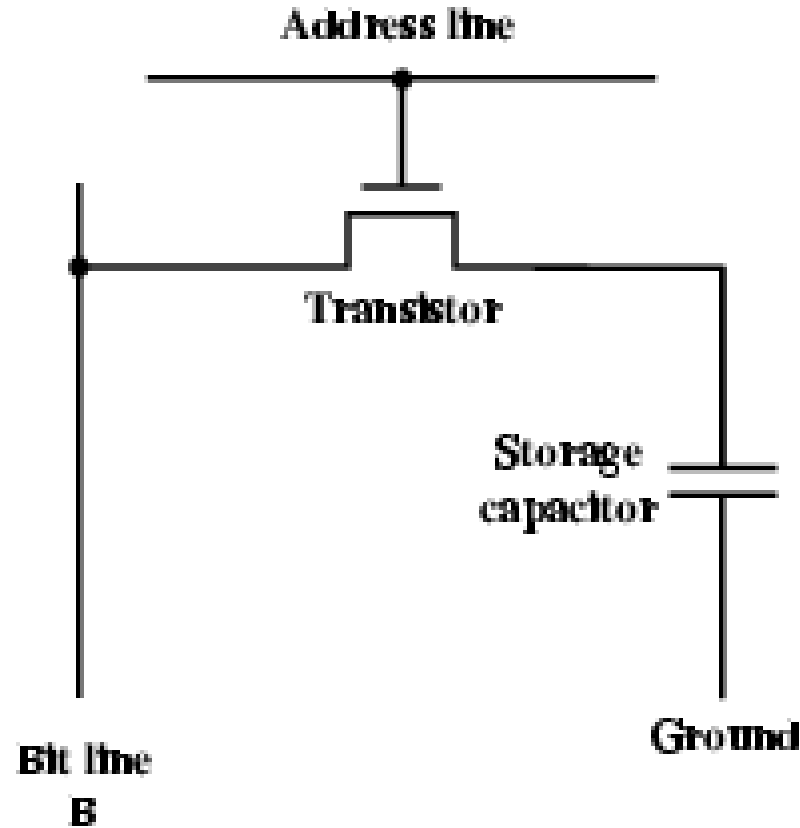
- Τα Bits αποθηκεύονται ως φορτία πυκνωτών
- Οι πυκνωτές εκφορτίζονται
- Απαιτείται επαναφόρτιση παρά την παροχή ισχύος
- Απλή κατασκευή
- Μικρότερο μέγεθος ανά bit
- Πιο φθηνή
- Ωστόσο απαιτεί μηχανισμούς ανανέωσης



Dynamic RAM_{2/2}

- Πιο αργή
- Κύρια Μνήμη
- Ουσιαστικά αναλογική
 - Τιμή κατωφλίου καθορίζει την τιμή

Δομή της Dynamic RAM





Λειτουργία της DRAM_{1/2}

- Η γραμμή διεύθυνσης ενεργοποιείται κατά την ανάγνωση / εγγραφή bit
 - Ο διακόπτης Transistor κλείνει (ροή ρεύματος)
- **Εγγραφή**
 - Τάση στη γραμμή bit
 - Υψηλή για 1, Χαμηλή για 0
 - Στη συνέχεια ενεργοποιείται η γραμμή διεύθυνσης
 - Μεταφορά φορτίου στον πυκνωτή

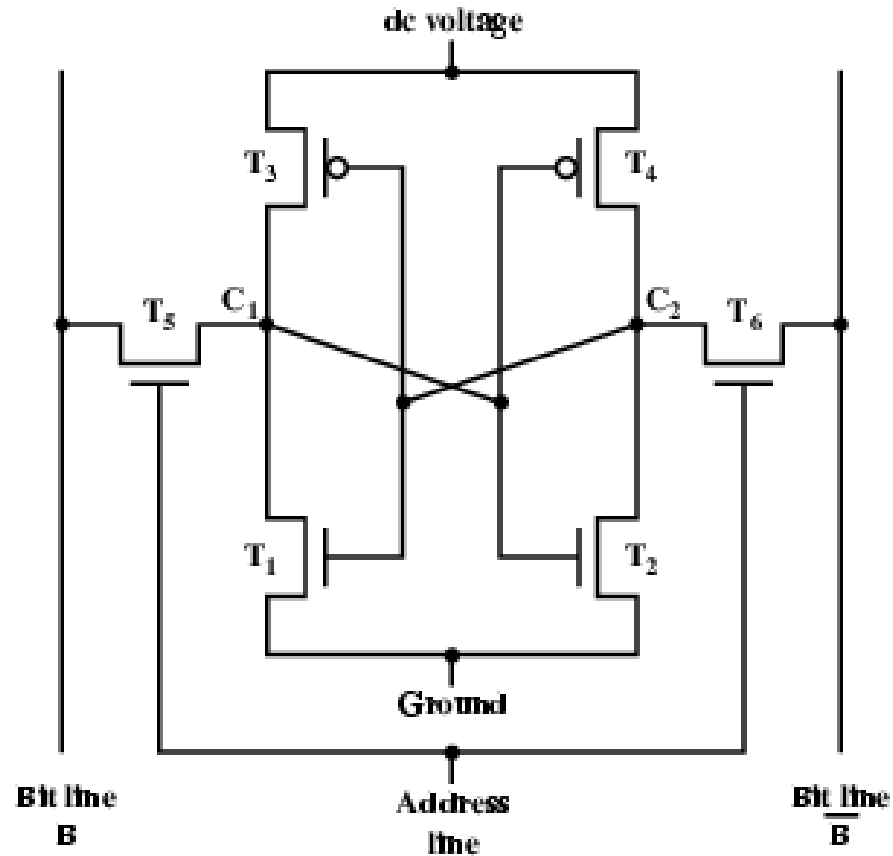


Λειτουργία της DRAM_{2/2}

- **Ανάγνωση**
 - Ενεργοποίηση γραμμής διεύθυνσης
 - Το transistor επιτρέπει τη ροή ρεύματος
 - Το φορτίο του πυκνωτή, μέσω της γραμμής bit τροφοδοτεί έναν ενισχυτή
 - Συγκρίνει με μια τιμή αναφοράς για 0 ή 1
 - Ο πυκνωτής πρέπει να επαναφορτιστεί



Η δομή της Stating RAM





Λειτουργία της Static RAM_{1/2}

- Η διάταξη των Transistors προσφέρει σταθερή λογική κατάσταση
- Κατάσταση 1
 - C_1 Υψηλή τάση, C_2 Χαμηλή τάση
 - T_1 T_4 μη αγώγιμα, T_2 T_3 αγώγιμα
- Κατάσταση 0
 - C_2 Υψηλή τάση, C_1 Χαμηλή τάση
 - T_2 T_3 μη αγώγιμα, T_1 T_4 αγώγιμα



Λειτουργία της Static RAM_{2/2}

- Τα transistors T_5 T_6 της γραμμής διεύθυνσης λειτουργούν σαν διακόπτης
- Εγγραφή– Εφαρμογή τιμής στο B & της συμπληρωματικής στο B'
- Ανάγνωση– Η τιμή παρέχεται στην γραμμή B



SRAM v DRAM_{1/2}

- Και οι δύο είναι Πτητικές
 - Απαιτείται ηλεκτρική ισχύς για την διατήρηση των δεδομένων
- Δυναμικό κύτταρο
 - Απλούστερη κατασκευή, Μικρότερο
 - Μεγαλύτερη πυκνότητα
 - Πιο φθηνή



SRAM v DRAM_{2/2}

- Απαιτείται ανανέωση
- Μεγαλύτερες μονάδες μνήμης
- Static
 - Γρηγορότερη
 - Ενδιάμεση μνήμη



Read Only Memory (ROM)

- Μόνιμη Αποθήκευση
 - Μη πτητική
- Μικροπρογραμματισμός (παρακάτω..)
- Βιβλιοθήκη υπορουτίνων
- Πρόγραμμα συστήματος(BIOS)
- Πίνακας συναρτήσεων



Τύποι ROM_{1/2}

- Εγγραφή κατά την κατασκευή
 - Πολύ ακριβή αν χρησιμοποιείται περιορισμένα
- Προγραμματιζόμενη (Μια φορά)
 - PROM
 - Εξειδικευμένος εξοπλισμός εγγραφής
- Για ανάγνωση “κυρίως”
 - Erasable Programmable (EPROM)
 - Διαγράφεται με UV



Τύποι ROM_{2/2}

- Electrically Erasable (EEPROM)
 - Μεγαλύτερος χρόνος εγγραφής σε σχέση με ανάγνωση
 - Διαγραφή ανά byte
- Flash memory
 - Διαγραφή ανά τμήμα



Οργάνωση_{1/2}

- Ένα 16Mbit chip μπορεί να οργανωθεί σαν 1M από 16 bit λέξεις
- Ένα «bit ανά chip» σύστημα περιέχει 16 1Mbit chip με το bit 1 της κάθε λέξης στο chip 1 κοκ



Οργάνωση_{2/2}

- Ένα 16Mbit chip μπορεί να οργανωθεί σαν ένας πίνακας 2048 x 2048 x 4bit
 - Μειώνεται ο αριθμός των pins διεύθυνσης
 - Πολυπλεξία γραμμών και στηλών διεύθυνσης
 - 11 pins για διευθύνσεις ($2^{11}=2048$)
 - Προσθέτοντας ένα pin διπλασιάζεται το εύρος των τιμών αρά έχω χωρητικότητα επί x4

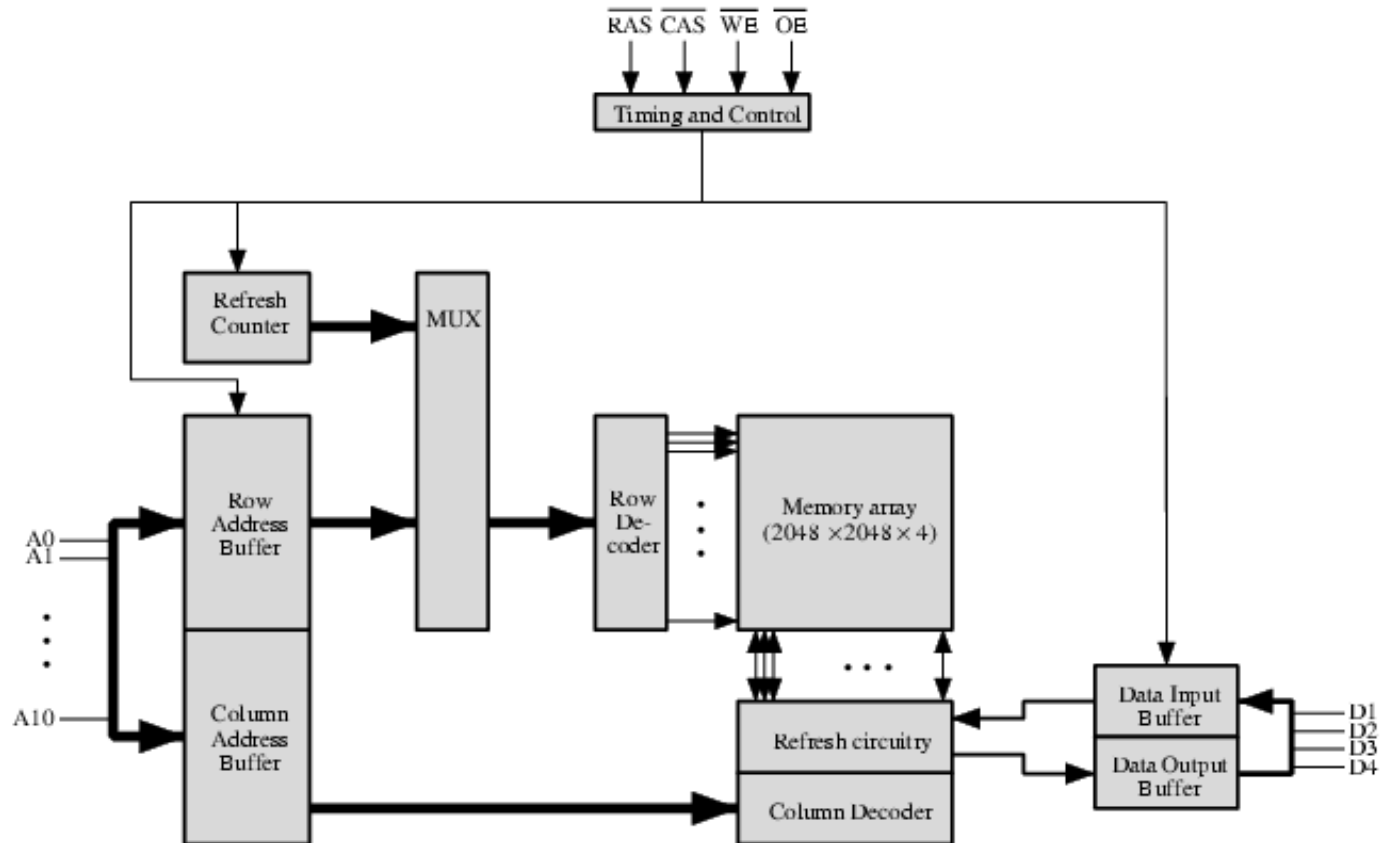


Ανανέωση

- Περιλαμβάνεται κύκλωμα ανανέωσης στο chip
- Απενεργοποίηση chip
- Μέτρηση σειρών
- Ανάγνωση και επανεγγραφή
- Απαιτεί χρόνο
- Μειώνει την απόδοση

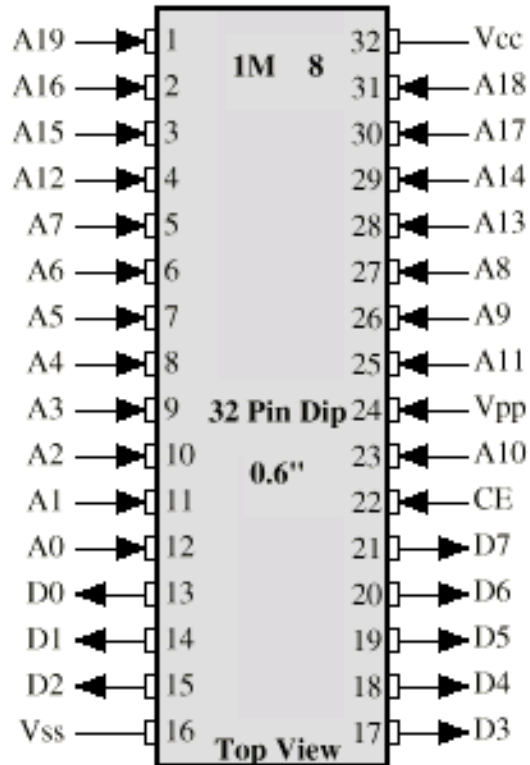


Τυπική 16 Mb DRAM (4M x 4)

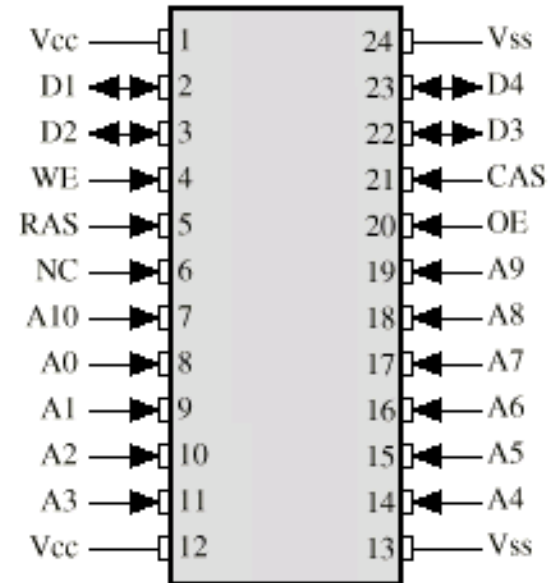




Συσκευασία



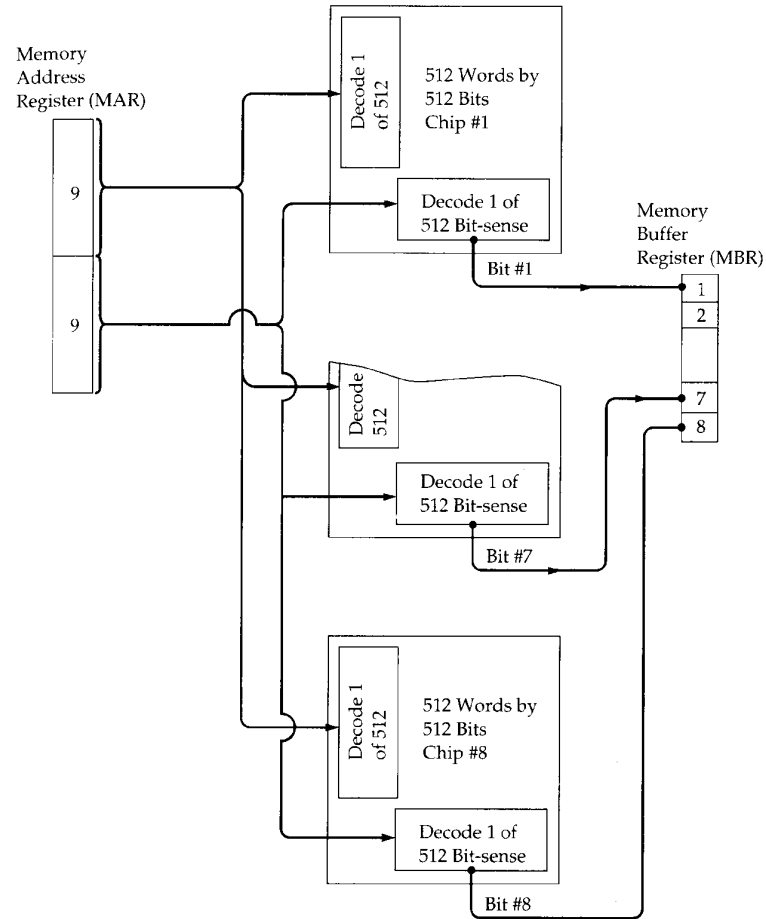
(a) 8 Mbit EPROM



(b) 16 Mbit DRAM

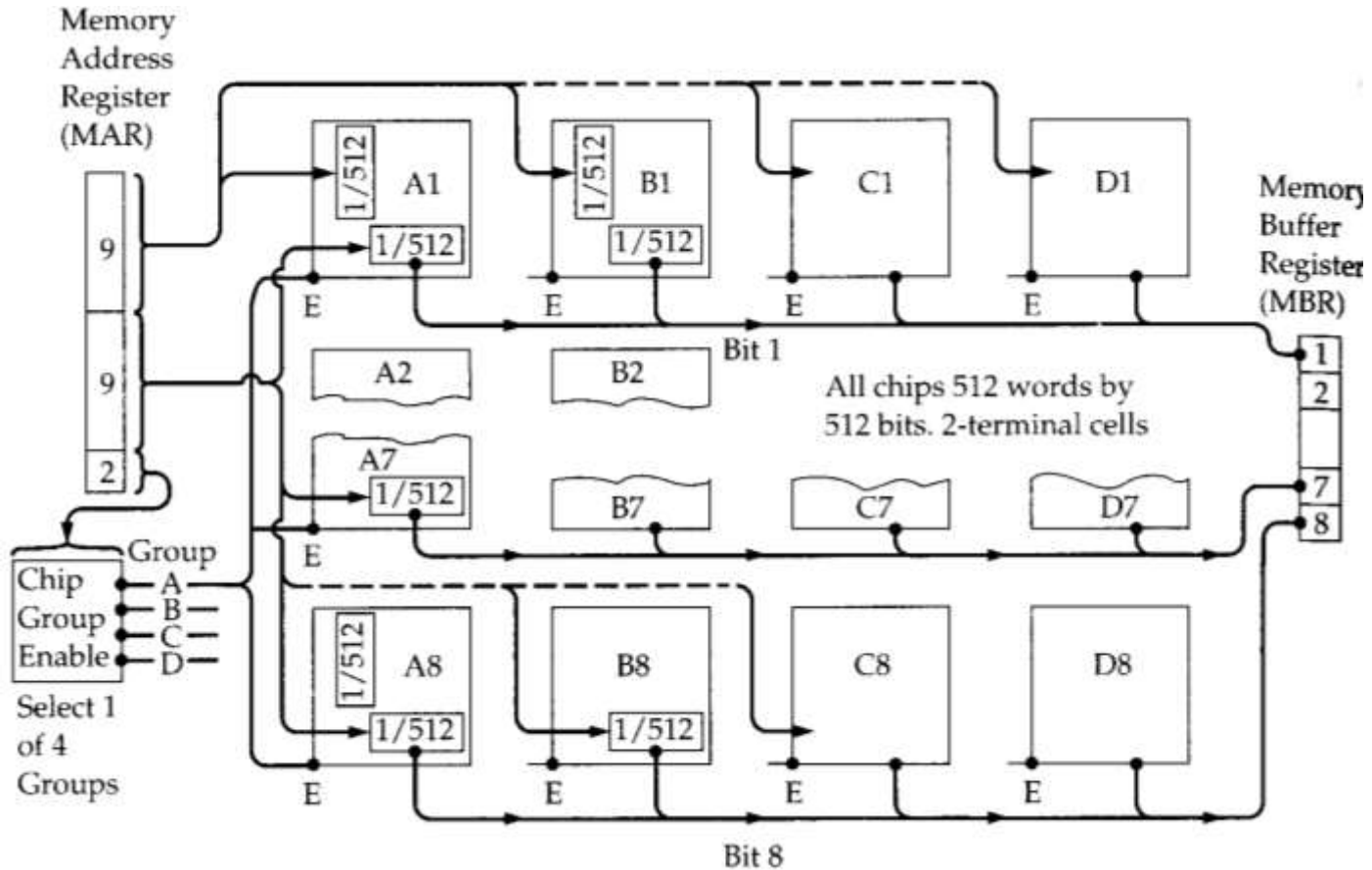


Οργάνωση Υπομονάδας





Οργάνωση Συστήματος



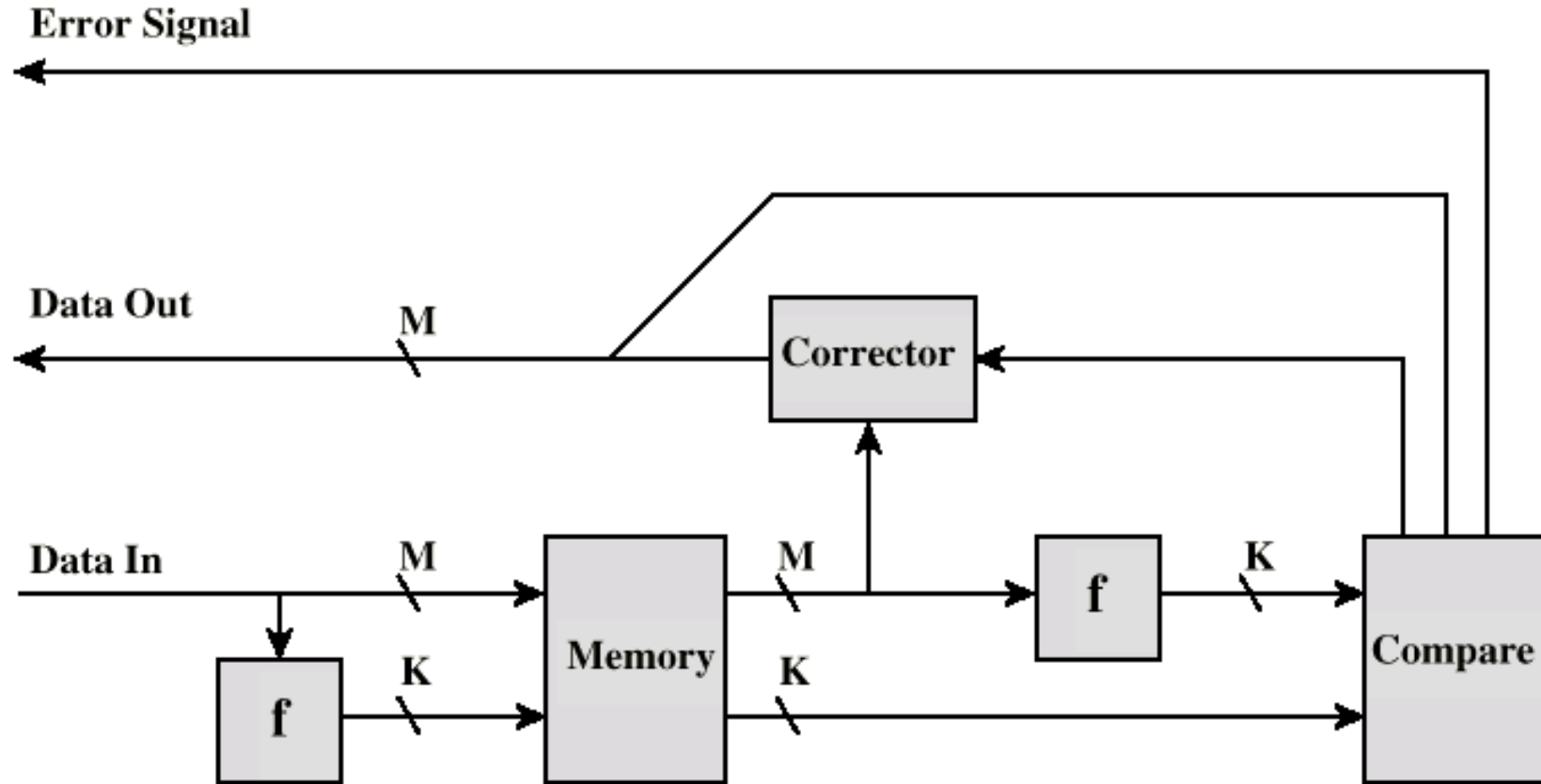


Error Correction

- Hard Failure
 - Permanent defect
- Soft Error
 - Random, non-destructive
 - No permanent damage to memory
- Detected using Hamming error correcting code



Διόρθωση Σφαλμάτων





Προχωρημένη Οργάνωση DRAM

- Η βασική DRAM παραμένει η ίδια
- Ενισχυμένη DRAM
 - Περιλαμβάνει μικρή SRAM
 - SRAM διατηρεί την τελευταία γραμμή ανάγνωσης
- Cache DRAM
 - Μεγαλύτερη SRAM
 - Χρήση ως cache



Synchronous DRAM (SDRAM)_{1/2}

- Η πρόσβαση είναι συγχρονισμένη με ένα εξωτερικό ρολόι
- Η διεύθυνση δίνεται στη RAM
- Η RAM βρίσκει τα δεδομένα (η CPU περιμένει στη συμβατική DRAM)
- Αφού η SDRAM μεταφέρει δεδομένα με βάση το ρολόι του συστήματος, η CPU γνωρίζει πότε τα δεδομένα θα είναι έτοιμα

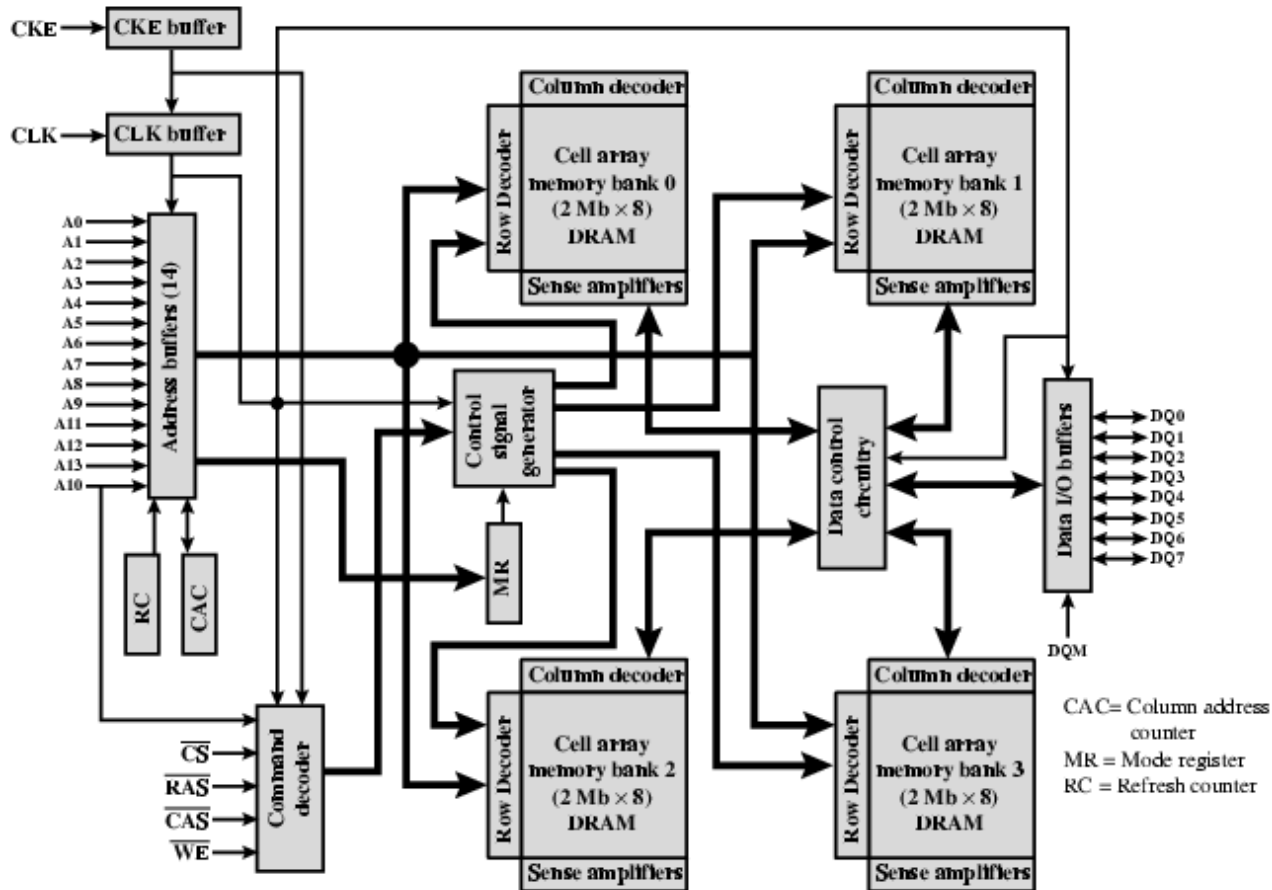


Synchronous DRAM (SDRAM)_{2/2}

- Η CPU δεν χρειάζεται να περιμένει μπορεί να κάνει κάτι άλλο
- Η λειτουργία ριπής επιτρέπει στην SDRAM να ετοιμάσει ένα σετ δεδομένων για αποστολή
- Η DDR-SDRAM αποστέλλει δεδομένα δύο φορές ανά κύκλο ρολογιού (leading & trailing edge)



IBM 64Mb SDRAM





Λειτουργία SDRAM

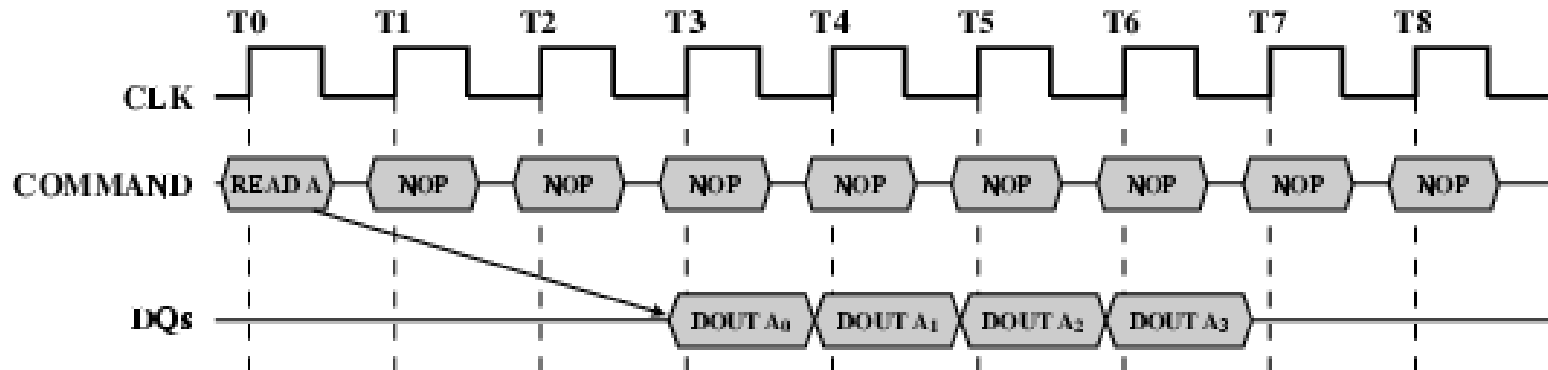


Figure 5.13 SDRAM Read Timing (Burst Length = 4, $\overline{\text{CAS}}$ latency = 2)

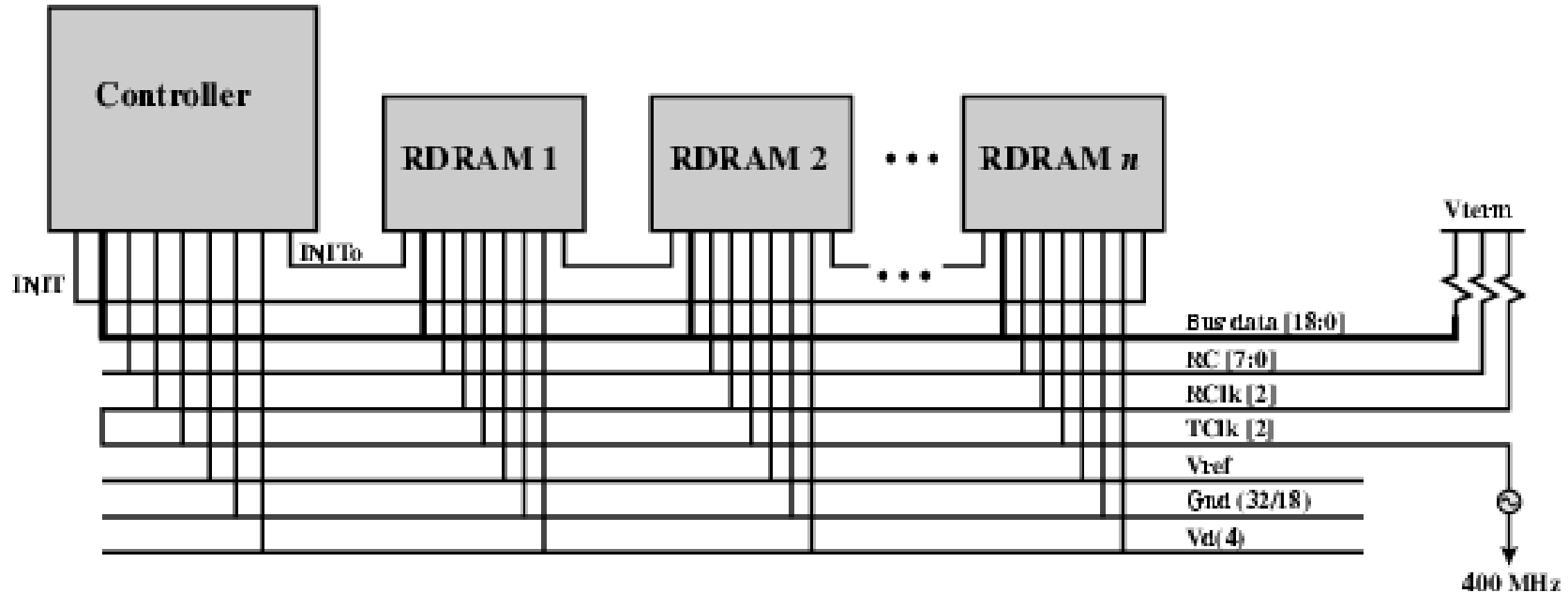


RAMBUS

- Υιοθετήθηκε από την Intel για Pentium & Itanium
- Κύριος Ανταγωνιστής της SDRAM
- Κάθετη συσκευασία – Όλα τα pins σε μια πλευρά
- Ανταλλαγή δεδομένων μέσω 28 wires < 12 cm μήκους
- Ένας δίαυλος μπορεί να διευθυνσιοδοτήσει έως 320 RDRAM chips στα 1.6Gbps
- Ασύγχρονο πρωτόκολλο blocks
 - 480ns χρόνος πρόσβασης
 - Μετά 1.6 Gbps



Οργάνωση RAMBUS





Βιβλιογραφία

William Stallings. (2011). Αρχιτεκτονική & Οργάνωση Υπολογιστών. Εκδόσεις Τζιόλα.

Δημοσθένης Ε. Μπολανάκης. (2011). Αρχιτεκτονική Μικροϋπολογιστών: αρχές προγραμματισμού χαμηλού επιπέδου και εφαρμογές με το μικροελεγκτή M68HC908GP32, Εκδόσεις Σύγχρονη Παιδεία.

Tanenbaum Andrew S. (1995). Η Αρχιτεκτονική των Υπολογιστών μια δομημένη προσέγγιση Συγγραφέας Tanenbaum Andrew S. Εκδόσεις Κλειδάριθμος.

Luce T. (1991). Αρχιτεκτονική των Υπολογιστών. Εκδόσεις Τζιόλα.

Gilmore. (1999). Μικροεπεξεργαστές θεωρία και εφαρμογές. Εκδόσεις Τζιόλα.

Predko M. (2000). Προγραμματίζοντας τον Μικροελεγκτή PIC, Εκδόσεις Τζιόλα.

Μπεκάκος Μ.Π. (1994). Αρχιτεκτονική υπολογιστών & τεχνολογία παράλληλης επεξεργασίας, Εκδόσεις Σταμούλης.



Σημείωμα Αναφοράς

Copyright Τεχνολογικό Ίδρυμα Ηπείρου. Φώτης Βαρζιώτης.
Αρχιτεκτονική υπολογιστών.

Έκδοση: 1.0 Άρτα, 2015. Διαθέσιμο από τη δικτυακή
διεύθυνση:

<http://eclass.teiep.gr/OpenClass/courses/COMP115/>



Σημείωμα Αδειοδότησης

Το παρόν υλικό διατίθεται με τους όρους της άδειας χρήσης Creative Commons Αναφορά Δημιουργού-Μη Εμπορική Χρήση-Όχι Παράγωγα Έργα 4.0 Διεθνές [1] ή μεταγενέστερη. Εξαιρούνται τα αυτοτελή έργα τρίτων π.χ. φωτογραφίες, Διαγράμματα κ.λ.π., τα οποία εμπεριέχονται σε αυτό και τα οποία αναφέρονται μαζί με τους όρους χρήσης τους στο «Σημείωμα Χρήσης Έργων Τρίτων».



Ο δικαιούχος μπορεί να παρέχει στον αδειοδόχο ξεχωριστή άδεια να χρησιμοποιεί το έργο για εμπορική χρήση, εφόσον αυτό του ζητηθεί.

[1] <http://creativecommons.org/licenses/by-nc-nd/4.0/deed.el>



Τέλος Ενότητας

Επεξεργασία: Ευάγγελος Καρβούνης
Άρτα, 2015



Ευρωπαϊκή Ένωση
Ευρωπαϊκό Κοινωνικό Ταμείο



ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ & ΘΡΗΣΚΕΥΜΑΤΩΝ, ΠΟΛΙΤΙΣΜΟΥ & ΑΘΛΗΤΙΣΜΟΥ
ΕΙΔΙΚΗ ΥΠΗΡΕΣΙΑ ΔΙΑΧΕΙΡΙΣΗΣ

Με τη συγχρηματοδότηση της Ελλάδας και της Ευρωπαϊκής Ένωσης



ΕΥΡΩΠΑΪΚΟ ΚΟΙΝΩΝΙΚΟ ΤΑΜΕΙΟ



Τέλος Ενότητας

Η Εσωτερική Μνήμη



Ευρωπαϊκή Ένωση
Ευρωπαϊκό Κοινωνικό Ταμείο



Με τη συγχρηματοδότηση της Ελλάδας και της Ευρωπαϊκής Ένωσης

